

及

专

专

专

专

及

专

及

专

专及

专

专

专

专

专

公

专

及
专

,

专 划 ,

.

专
专

.

及

。

) 1

划
及

入 专

专

专

专

务

专

!

"

专

,

,

/

/

,

专

/

专

专

专

专

专

专

专

/

专

专

专

专

专

专

专

专

公

公

公

及

及

(

公

公

专

专

专

专

公

公

专

!

"

专

专

	24	6	88					
		1			1			
7		2			1	"	333	
		"			11	"		
"	"	4	"	"		8		
"	"		6		3		5	
	"	"		1	"	"		
	1							
		200					50	
	30							
				20		"		
"			100					

1		DSP CPLD FPGA
2		
3		
4		
5		
6		
7		
8		

9		
---	--	--

			32	2	
			96	3	
			48	3	3 1
			48	3	
			48	3	
			32	2	14 4
			32	2	
			32	2	
			32	2	
			32	2	
			48	3	
			48	3	
			32	2	
			32	2	
			32	2	
			32	2	
			32	2	
			32	2	
		32	2		
		32	2		
			16	1	6 1
			16	1	
			32	2	
			16	1	
			16	1	

			16	1		
			16	1		

32	2		
32	2		
16	1		
16	1		
16	1		
16	1		
16	1		
32	2		
32	2		
32	2		
32	2		
32	2		
32	2		
	32	2	
	32	2	
GPU	32	2	
	32	2	

()

32 2

		48	3		
		48	3		
		48	3		
		72	4		
			6		

1

1

6

2

1

SCI/ESI

2

EI

3

SCD

+

3